

## EJERCICIO 9

## ENUNCIADO

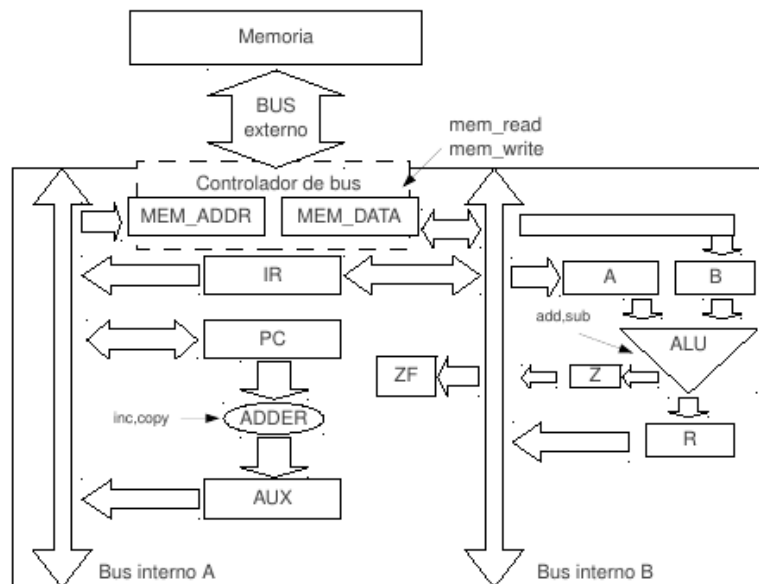
**Ejercicio 9** Una computadora cuenta con direcciones de 7 bits, direccionamiento a byte y tamaño de palabra de 16 bits. Su conjunto de instrucciones es el que sigue:

Instrucciones	Operandos	Efecto
MOV	dir1,dir2	$[dir1] := [dir2]$
ADD	dir1,dir2	$[dir1] := [dir1] + [dir2]$ . Modifica ZF
CMP	dir1,dir2	$ZF := 1$ sii $[dir1] - [dir2] = 0$
BEQ	dir1	si $ZF = 1$ entonces $PC := dir1$

El formato de la instrucción es:

codOp	dir1	dir2
2 bits	7 bits	7 bits

La microarquitectura de la computadora se muestra en el gráfico. La unidad aritmético-lógica (ALU) sólo cuenta con las operaciones ALU\_ADD y ALU\_SUB. El incrementador (ADDER) posee 2 operaciones que operan sobre su entrada: ADDER\_inc incrementa 1, y ADDER\_copy sólo lo copia.



## INCISO A

a) Describir las acciones de la unidad de control para ejecutar las siguientes instrucciones:

i) ADD dir1, dir2

ii) BEQ dir1

```
I) ADD dir1, dir2:
  MEM_ADDR := IR[6:0]
  mem_read
  B := MEM_DATA[7:0]
  MEM_ADDR := IR[13:7]
  mem_read
  A := MEM_DATA[7:0]
  alu_add
  MEM_DATA := R
  mem_write
  ZF := Z
```

```
II) BEQ dir1:
  if ZF = 1:
    PC := IR[13:7]
  endif
```

## INCISO B

- b) Describir la secuencia de microoperaciones que utiliza la unidad de control para realizar el fetch de una instrucción

```

Fetch:
MEM_ADDR := PC
mem_read
IR := MEM_DATA
ADDER.inc
PC := AUX
ADDER.inc
PC := AUX

```

## INCISO C

- c) ¿Cuál es el tamaño mínimo de cada bus interno?

El tamaño mínimo del *bus interno B* debe ser de **16b** debido a que en el **Fetch** se debe transferir el valor de MEM\_DATA al registro IR (la palabra es de 16b). Por otro lado, en el *bus interno A* todas las operaciones de transferencia de datos se hacen con 7b, incluso con el registro IR (se usa una parte), siendo su tamaño mínimo **7b**.

Siendo que al *bus interno A* se conecta el registro IR y de este sólo se usan 7b, tiene sentido que en ancho el bus sea de 7, pero debemos aclarar que si bien el *cableado* de los 7 bits es fijo y estos pueden tomarse de los 7 menos significativos como de los 7 siguientes, este contempla un *multiplexor* con una *señal de control* que podemos considerar implícita en la microinstrucción de asignación.